

---

(19) **KOREAN INTELLECTUAL PROPERTY OFFICE**

---

**KOREAN PATENT ABSTRACTS**

(11)Publication number: **1020020032054 A**  
(43)Date of publication of application: **03.05.2002**

---

(21)Application number:	<b>1020000062930</b>	(71)Applicant:	<b>HYNIX SEMICONDUCTOR INC.</b>
(22)Date of filing:	<b>25.10.2000</b>	(72)Inventor:	<b>CHO, HEUNG JAE</b>
(30)Priority:			<b>LIM, CHAN</b>
			<b>PARK, DAE GYU</b>
(51)Int. Cl	<b>H01L 21/31</b>		

---

**(54) METHOD FOR FORMING SILICATE USING ALD**

**(57) Abstract:**

PURPOSE: A silicate formation method is provided to improve a step coverage and to prevent a degradation of GOI(Gate Oxide Integrity) by forming an Hf silicate using an ALD(Atomic Layer Deposition). CONSTITUTION: An Hf is deposited on a silicon wafer(10) by ALD due to a surface saturation mechanism using HfCl<sub>4</sub> as the Hf source. An HfO<sub>2</sub> is formed by injecting H<sub>2</sub>O or O<sub>3</sub> and reacting the Hf. An Hf silicate(HfSi<sub>x</sub>O<sub>y</sub>) is formed by injecting silicon compounds, such as SiH<sub>4</sub>, Si<sub>2</sub>H<sub>6</sub> or SiCl<sub>2</sub>H<sub>2</sub>. Then, annealing process is performed to densify the Hf silicate.

copyright KIPO 2002

**Legal Status**

Date of request for an examination (20050929)

Notification date of refusal decision ( )

Final disposal of an application (registration)

Date of final disposal of an application (20070129)

Patent registration number (1006937810000)

Date of registration (20070306)

Number of opposition against the grant of a patent ( )

**Y.P. Lee, Mock & Partners**

Elkington and Fife LLP

18 June 2008

Page 2

Date of opposition against the grant of a patent ( )

Number of trial against decision to refuse ( )

Date of requesting trial against decision to refuse ( )

Date of extinction of right ( )

(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(51) Int. Cl.<sup>7</sup>  
H01L 21/31

(11) 공개번호 특2002-0032054  
(43) 공개일자 2002년05월03일

(21) 출원번호	10-2000-0062930
(22) 출원일자	2000년10월25일
(71) 출원인	주식회사 하이닉스반도체 박종섭 경기 이천시 부발읍 아미리 산136-1
(72) 발명자	조흥재 경기도의왕시 오전동849번지동백아파트103-1003 임찬 경기도이천시대월면사동리현대5차아파트502-1702 박대규 경기도이천시부발읍신하리481-1삼익아파트104-904
(74) 대리인	특허법인 신성
심사청구 : 없음	
(54) 단위자층 증착법을 이용한 실리콘케이트 형성 방법	

요약

본 발명은 실리콘 기판과 실리콘케이트의 계면 특성을 향상시킬 수 있고 그에 따라 GGI 특성 저하를 방지할 수 있으며, 양호한 단차 피복 특성을 얻을 수 있는 실리콘케이트 형성 방법에 관한 것이다. 본 발명의 실시예에서는 H<sub>2</sub>O, O, Si 등의 소스를 단계적으로 주입하여 단위자층 증착 방법으로 Hf 실리콘케이트를 형성하고, Hf 실리콘케이트의 막질 특성을 향상시키기 위하여 후속 열처리하는 방법을 제시한다.

대표도

도2d

색인어

실리콘케이트, 단위자층 증착, Hf, 열처리

영세서

도면의 간단한 설명

도 1은 본 발명의 실리콘케이트 형성 공정에 이용되는 반응 챔버의 구조를 개략적으로 보이는 단면도.  
도 2a 내지 도 2d는 본 발명의 실시예에 따른 Hf 실리콘케이트 형성 공정 단면도.  
도 3은 Hf 실리콘케이트와 유사한 구조를 갖는 Zr 실리콘케이트의 구조도.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술분야 및 그 분야의 종래기술

본 발명은 반도체 소자 제조 분야에 관한 것으로, 특히 MOS 트랜지스터의 게이트 절연막 형성 방법에 관한 것이다.

반도체 소자의 집적도 향상으로 게이트 절연막의 두께가 얇아진다. 게이트 절연막이 얇아지면 게이트 절연

막을 통한 직접 터널링(direct tunneling)에 의해 누설전류가 커지기 때문에 최근에는 유전율이 높은 물질로 게이트 절연막을 형성한다. 즉, 게이트 절연막의 유효 두께를 증가시킴으로써 누설전류를 감소시키는 방법에 대한 많은 연구가 진행되고 있으며, 그 대표적인 예로써 실리콘 기판 상에 Hf 산화막(HfO<sub>2</sub>) 또는 Hf 실리케이트를 형성하는 방법이 제시되고 있다.

HfO<sub>2</sub>는 낮은 온도에서 결정화되기 때문에 결정방위에 따라 유전율이 달라져 한 웨이퍼 상에 형성되는 트랜지스터의 문턱전압이 일정하지 않다. 또한 결정립계를 갖게 됨에 따른 누설전류의 증가, G01의 열화 및 소스에서 드레인 쪽으로 이동하는 전하들이 결정립계에서 밀집(crowding)되는 현상이 발생하여 결국 소자의 동작 속도에 영향을 주는 문제점이 있다.

이에 반하여 Hf 실리케이트는 HfO<sub>2</sub> 보다 유전율은 낮지만, 높은 온도에서도 안정된 비정질 구조로 남아있기 때문에 Hf 산화막이 갖는 문제점을 극복할 수 있다. 즉, Hf 실리케이트는 HfO<sub>2</sub> 보다 열역학적으로 안정하여 Si와 안정한 계면 특성을 가질 수 있어 계면특성을 고려한 별도의 층간막(interlayer)을 형성할 필요가 없고, Hf 실리케이트 상에 도핑된 폴리실리콘으로 게이트 전극을 형성할 수 있어 증래 반도체 공정을 그대로 이용할 수 있다.

증래 Hf 실리케이트는 물리기상증착법(physical vapor deposition)을 이용하여 형성한다. 즉, Hf과 Si 각각의 타겟(target)을 스퍼터링하거나, Hf과 Si를 함께 스퍼터링(co-sputtering)하고 산화공정을 실시하여 실리콘 기판 상에 Hf 실리케이트를 형성한다.

이러한 증래의 Hf 실리케이트 형성 방법은 물리기상증착방법을 이용하기 때문에 실리케이트가 기본적으로 플라즈마 손상(plasma damage)을 입게되어 실리콘 기판 계면과 Hf 실리케이트의 계면 특성이 나빠져 소자 동작에 문제가 발생하고, Hf 실리케이트 내에 포획전하(trapped charge)가 발생하여 G01(gate oxide integrity) 특성이 열화되는 문제점이 발생한다. 또한 물리기상증착 방법은 단차 피복(step coverage) 특성이 나빠기 때문에 소자분리 영역과 활성영역에 증착되는 실리케이트의 두께가 각기 달라서 G01 특성이 크게 저하되는 단점이 있다.

#### 발명이 이루고자 하는 기술적 과제

상기와 같은 문제점을 해결하기 위한 본 발명은 실리콘 기판과 실리케이트의 계면 특성을 향상시킬 수 있고 그에 따라 G01 특성 저하를 방지할 수 있으며, 양호한 단차 피복 특성을 얻을 수 있는 실리케이트 형성 방법을 제공하는데 그 목적이 있다.

#### 발명의 구성 및 작용

상기와 같은 목적을 달성하기 위한 본 발명은 제1 원소, 산소 및 실리콘으로 이루어지는 실리케이트 형성 방법에 있어서, 반응챔버 내에 상기 제1 원소, 산소 및 실리콘 각각의 소스를 번갈아 주입하여 단원자층 증착법으로 웨이퍼 상에 실리케이트를 형성하는 실리케이트 형성 방법을 제공한다.

또한 상기 목적을 달성하기 위한 본 발명은, 제1 원소, 산소 및 실리콘으로 이루어지는 실리케이트 형성 방법에 있어서, 반응챔버 내에 웨이퍼를 주입하는 제1 단계: 상기 반응챔버 내에 제1 원소가 포함된 제1 소스를 주입하여 단원자층 증착법으로 상기 웨이퍼 상에 제1 원소층을 증착하는 제2 단계: 상기 반응챔버 내에 산소가 포함된 제2 소스를 주입하여 제1 원소와 산소의 화합물층을 형성하는 제3 단계: 및 상기 반응챔버 내에 실리콘이 포함된 제3 소스를 주입하여 제1 원소, 산소 및 실리콘의 화합물로 이루어지는 실리케이트를 형성하는 제4 단계를 포함하는 실리케이트 형성 방법을 제공한다.

본 발명의 실시예에서는 H<sub>2</sub>O, O, Si 등의 소스를 단계적으로 주입하여 단원자층 증착(atomic layer deposition) 방법으로 안정한 Hf 실리케이트를 형성하고, Hf 실리케이트의 막질 특성을 향상시키기 위하여 후속 열처리하는 방법을 제시한다.

이하, 본 발명의 실시예에 따라 소자분리막으로 각각의 영역이 분리된 실리콘 기판에 표면 포화 원리(surface saturation mechanism)에 의한 단원자층 증착법으로 Hf 실리케이트를 형성하는 방법에 대해 상세하게 설명한다.

도 1과 같이 제1 내지 제3의 소스 통로(101, 102, 103)가 각각 열선(heating line, 104)으로 둘러싸이고, 반응부(reaction part)가 열판(heating block, 105)에 의해 가열되는 챔버(100) 내에 실리콘 웨이퍼(10)를 장착한다. 도 1에서 도면부호 '200'은 챔버에 연결된 진공처리 장치, 즉 펌프(pump) 등을 나타낸다.

이어서 도 2a에 보이는 바와 같이, HfCl<sub>4</sub> 또는 하프늄 테트라-부토사이드(Hf(OC<sub>4</sub>H<sub>9</sub>)<sub>4</sub>) 등의 Hf 소스를 10 sccm 내지 10 slm 정도 반응 챔버(100)에 넣어, 실리콘 웨이퍼(10) 상에 Hf를 증착시킨다.

이어서, 실리콘 웨이퍼(10)와 반응하지 않고 반응 챔버(100)내에 남아 있는 Hf 소스를 제거하기 위해, 반응챔버(100) 내에 10 sccm 내지 10 slm의 불활성 가스를 주입하여 불활성 가스와 함께 Hf 소스를 반응챔버(100) 밖으로 배출시킨다.

다음으로 도 2b에 도시한 바와 같이, H<sub>2</sub>O 또는 O<sub>2</sub>를 반응챔버(100) 내에 주입하거나 자외선(UV)으로 여기된 O<sub>2</sub> 또는 O<sub>3</sub>를 10 sccm 내지 10 slm 정도 주입하여 실리콘 웨이퍼(10) 상에 이미 증착되어있던 Hf과 반응시

켜  $\text{HfO}_2$ 를 형성한다.

이어서, 반응챔버(100) 내에 10 sccm 내지 10 slm의 불활성 가스를 주입하여, 실리콘 웨이퍼(10)와 반응하지 않고 반응챔버(100)내에 남아 있는  $\text{H}_2\text{O}$  또는  $\text{O}_3$ , 자외선으로 여기된  $\text{O}_2$  또는  $\text{O}_3$ 를 불활성 가스와 함께 반응챔버(100) 밖으로 배출시킨다.

다음으로 도 2c에 보이는 바와 같이,  $\text{SiH}_4$ ,  $\text{Si}_2\text{H}_6$  또는  $\text{SiCl}_2\text{H}_2$  등과 같은 실리콘 화합물을 10 sccm 내지 10 slm 정도 반응챔버(100)에 주입하여 실리콘 웨이퍼(10) 상에 이미 형성되었던  $\text{HfO}_2$ 와 Si를 결합시켜 Hf 실리케이트( $\text{HfSi}_x\text{O}_y$ )를 형성한다.

이어서, 반응챔버(100) 내에 10 sccm 내지 10 slm의 불활성 가스를 주입하여, 실리콘 웨이퍼(10)와 반응하지 않고 반응챔버(100)내에 남아 있는  $\text{SiH}_4$ ,  $\text{Si}_2\text{H}_6$  또는  $\text{SiCl}_2\text{H}_2$  등을 불활성 가스와 함께 반응챔버(100) 밖으로 배출시킨다.

Hf 주입에서  $\text{SiH}_4$ ,  $\text{Si}_2\text{H}_6$  또는  $\text{SiCl}_2\text{H}_2$  등의 배출에 이르는 일련의 과정을 반복적으로 실시하여 일정 두께의 Hf 실리케이트층을 형성한다.

다음으로 도 2d에 보이는 바와 같이, Hf 실리케이트층의 치밀화를 위한 열처리를 실시한다. 이때, 자외선을 이용하여 300 °C 내지 500 °C 온도에서  $\text{O}_2$  또는  $\text{O}_3$ 를 여기시켜 Hf 실리케이트층을 열처리하는 방법,  $\text{N}_2\text{O}$ ,  $\text{O}_2$  또는 불활성 가스 분위기에서 500 °C 내지 1000 °C 온도로 약 30분 동안 급속열처리(rapid thermal process) 또는 퍼니스 열처리(furnace)하여 Hf 실리케이트를 열처리하는 방법을 이용할 수 있다.

상기 Hf 주입, 산소 주입, Si 소스 주입 단계는 그 순서를 달리하여 챔버내에 주입하여 Hf 실리케이트를 형성할 수도 있다. 한편, 상기 Hf 실리케이트 형성 공정은 200 °C 내지 800 °C 온도로 유지된 반응챔버 내에서 진행된다.

이후, 상기와 같이 형성된 Hf 실리케이트 상에 폴리실리콘막 또는 금속막 등을 증착하고 패터닝 공정을 실시하여 트랜지스터의 게이트 전극을 형성하는 등의 후속 공정을 진행한다.

전술한 본 발명의 실시예에서는 Hf 실리케이트 형성 방법을 설명하였지만, Hf를 대신하여 Zr 실리케이트 또는 La 실리케이트 등을 형성하기 위해  $\text{ZrCl}_4$ , Zr 테트라-부타옥사이드( $\text{Zr}(\text{OC}_4\text{H}_9)_4$ ),  $\text{TaCl}_5$ , Ta 엔톡시( $\text{Ta}(\text{OC}_2\text{H}_5)_5$ ),  $\text{LaCl}_3$  등과 같은 Zr 소스 또는 La 소스를 이용하여 유전율이 높은 다양한 실리케이트를 형성할 수도 있다.

상기와 같이 이루어지는 본 발명은 물리기상증착 방법을 이용하지 않고 Hf 실리케이트를 형성함으로써 물리기상증착에 따른 손상을 방지할 수 있다. 또한, Si 소스인  $\text{SiH}_4$ ,  $\text{Si}_2\text{H}_6$  또는  $\text{SiCl}_2\text{H}_2$  등의 주입량을 적절히 조절함으로써 원하는 조성을 갖는 Hf 실리케이트를 형성할 수 있다.

도 3은 Hf 실리케이트( $\text{ZrSiO}_4$ )와 유사한 구조를 갖는 Zr 실리케이트( $\text{ZrSiO}_4$ )의 구조도이다. Hf 실리케이트도 Zr 실리케이트와 마찬가지로  $\text{HfO}_2$ 와  $\text{SiO}_2$ 가 주기적으로 연결되어 있는 구조로서 각각의 체인(chain) 안에 Hf과 Si이 각각 4개의 O 원자와 본딩(bonding)을 형성하여 3차원 구조를 갖는 Hf 실리케이트( $\text{HfSiO}_4$ )를 형성함에 있어 본 발명과 같이 Si의 양을 적절히 조절함으로써 유전율도 조절할 수 있으며 비정질의 실리케이트를 형성할 수 있는 이점이 있다. 또한, 단차 피복 특성이 우수한 단원자층 증착 방법을 사용함에 따라 게이트 절연막의 신뢰성을 향상시킬 수 있다.

이상에서 설명한 본 발명은 전술한 실시예 및 첨부된 도면에 의해 한정되는 것이 아니고, 본 발명의 기술적 사상을 벗어나지 않는 범위 내에서 여러 가지 치환, 변형 및 변경이 가능하다는 것이 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 있어 명백할 것이다.

#### 발명의 효과

상기와 같이 이루어지는 본 발명은 단원자층 증착 방법으로 Hf 실리케이트를 형성함으로써 물리기상증착에 따른 손상 발생을 방지할 수 있다. 그에 따라 신뢰성이 높고 안정하며 높은 유전율을 갖는 Hf 실리케이트를 이용한 게이트 절연막을 형성할 수 있다.

#### (57) 청구의 범위

##### 청구항 1

제1 원소, 산소 및 실리콘으로 이루어지는 실리케이트 형성 방법에 있어서,

반응챔버 내에 상기 제1 원소, 산소 및 실리콘 각각의 소스를 번갈아 주입하여 단원자층 증착법으로 웨이퍼 상에 실리케이트를 형성하는

실리케이트 형성 방법.

##### 청구항 2

제1 원소, 산소 및 실리콘으로 이루어지는 실리케이트 형성 방법에 있어서,

반응챔버 내에 웨이퍼를 주입하는 제1 단계;

상기 반응챔버 내에 제1 원소가 포함된 제1 소스를 주입하여 단원자층 증착법으로 상기 웨이퍼 상에 제1 원소층을 증착하는 제2 단계;

상기 반응챔버 내에 산소가 포함된 제2 소스를 주입하여 제1 원소와 산소의 화합물층을 형성하는 제3 단계; 및

상기 반응챔버 내에 실리콘이 포함된 제3 소스를 주입하여 제1 원소, 산소 및 실리콘의 화합물로 이루어지는 실리케이트를 형성하는 제4 단계

를 포함하는 실리케이트 형성 방법.

### 청구항 3

제 2 항에 있어서,

상기 제2 단계 후,

상기 반응챔버 내에 불활성 가스를 주입하여 상기 반응챔버 내에 잔류하는 상기 제1 소스를 상기 불활성 가스와 함께 상기 반응챔버 밖으로 배출시키는 제5 단계를 더 포함하고,

상기 제3 단계 후,

상기 반응챔버 내에 불활성 가스를 주입하여 상기 반응챔버 내에 잔류하는 상기 제2 소스를 상기 불활성 가스와 함께 상기 반응챔버 밖으로 배출시키는 제6 단계를 더 포함하고,

상기 제4 단계 후,

상기 반응챔버 내에 불활성 가스를 주입하여 상기 반응챔버 내에 잔류하는 상기 제3 소스를 상기 불활성 가스와 함께 상기 반응챔버 밖으로 배출시키는 제7 단계를 더 포함하는 것을 특징으로 하는 실리케이트 형성 방법.

### 청구항 4

제 3 항에 있어서,

상기 제7 단계 후,

상기 제2 단계 내지 상기 제7 단계로 이루어지는 일련의 과정을 적어도 한번 더 실시하는 제8 단계를 더 포함하는 것을 특징으로 하는 실리케이트 형성 방법.

### 청구항 5

제 4 항에 있어서,

상기 제8 단계 후,

상기 실리케이트를 열처리하는 제9 단계를 더 포함하는 것을 특징으로 하는 실리케이트 형성 방법.

### 청구항 6

제 2 항 내지 제 5 항 중 어느 한 항에 있어서,

상기 제1 원소는;

Hf, Zr 또는 La 중 어느 하나인 것을 특징으로 하는 실리케이트 형성 방법.

### 청구항 7

제 6 항에 있어서,

상기 제1 소스는;

HfCl<sub>4</sub>, hafnium 테트라-부토사이드(Hf(OC<sub>4</sub>H<sub>9</sub>)<sub>4</sub>), ZrCl<sub>4</sub>, Zr 테트라-부타옥사이드(Zr(OC<sub>4</sub>H<sub>9</sub>)<sub>4</sub>), TaCl<sub>5</sub>, Ta 엔톡시(Ta(OC<sub>2</sub>H<sub>5</sub>)<sub>5</sub>) 또는 LaCl<sub>3</sub> 중 어느 하나인 것을 특징으로 하는 실리케이트 형성 방법.

### 청구항 8

제 2 항 내지 제 5 항 중 어느 한 항에 있어서,

상기 제2 단계에서 HfCl<sub>4</sub> 또는 hafnium 테트라-부토사이드(Hf(OC<sub>4</sub>H<sub>9</sub>)<sub>4</sub>)를 주입하여 상기 웨이퍼 상에 Hf층을 형성하고,

상기 제3 단계에서  $H_2O$  또는  $O_3$ , 자외선으로 여기된  $O_2$  또는  $O_3$ 를 주입하여 상기 웨이퍼 상에  $HfO_2$ 층 형성하고.

상기 제4 단계에서  $SiH_4$ ,  $Si_2H_6$  또는  $SiCl_2nH_2$ 를 주입하여 상기 웨이퍼 상에 Hf 실리케이트층을 형성하는 것을 특징으로 하는 실리케이트 형성 방법.

청구항 9

제 8 항에 있어서,

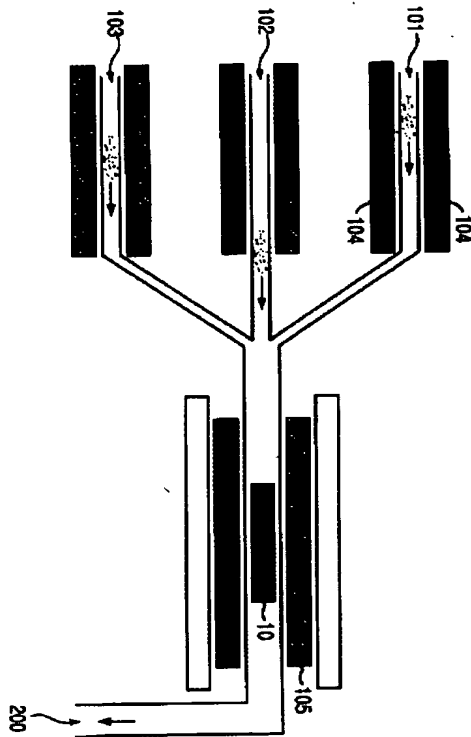
상기 제9 단계는,

자외선을 이용하여 300 °C 내지 500 °C 온도에서  $O_2$  또는  $O_3$ 를 여기시켜 상기 실리케이트를 열처리하거나,

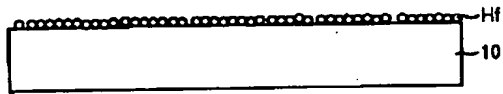
$N_2O$ ,  $O_2$  또는 불활성 가스 분위기에서 500 °C 내지 1000 °C 온도로 급속열처리 또는 퍼니스 열처리하는 것을 특징으로 하는 실리케이트 형성 방법.

도면

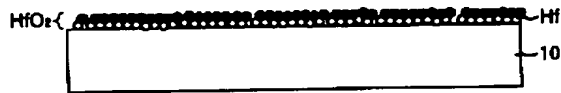
도면1



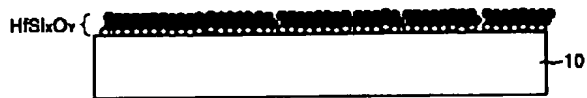
도면2a



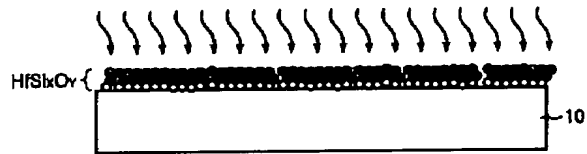
도면2b



도면2c



도면2d



도면3

